

CLIPPEDIMAGE= JP408250333A  
PAT-NO: JP408250333A  
DOCUMENT-IDENTIFIER: JP 08250333 A  
TITLE: INDUCTOR ARRAY

PUBN-DATE: September 27, 1996

INVENTOR-INFORMATION:

NAME

MASUDA, HIROYUKI

ASSIGNEE-INFORMATION:

NAME

TAIYO YUDEN CO LTD

COUNTRY

N/A

APPL-NO: JP07054249

APPL-DATE: March 14, 1995

INT-CL\_(IPC): H01F017/00; H01F027/00

ABSTRACT:

PURPOSE: To provide an inductor array, wherein inductors are capable of being lessened in space between them, and cross talk is restrained from occurring between adjacent inductors.

CONSTITUTION: An inductor array 10 is composed of inductors 11, 12, and 13 arranged in array, wherein the inductors 11, 12, and 13 are so arranged as to make the flows of magnetic flux of the adjacent inductors cross each other at right angles, so that the flows of magnetic flux of the inductors 11, 12, and 13 are not coincident with each other in direction, and as a result the inductors 11, 12, and 13 are hardly magnetically coupled.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-250333

(43)公開日 平成8年(1996)9月27日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 F 17/00		4230-5E	H 0 1 F 17/00	D
27/00		4230-5E	15/00	C

審査請求 未請求 請求項の数1 O L (全 4 頁)

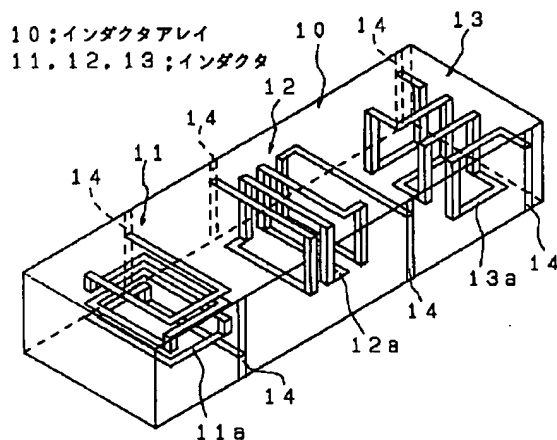
(21)出願番号	特願平7-54249	(71)出願人	000204284 太陽誘電株式会社 東京都台東区上野6丁目16番20号
(22)出願日	平成7年(1995)3月14日	(72)発明者	増田 浩之 東京都台東区上野6丁目16番20号 太陽誘電株式会社内
		(74)代理人	弁理士 吉田 精孝

(54)【発明の名称】 インダクタアレイ

(57)【要約】

【目的】隣接するインダクタ間のクロストークを抑制し、かつ、各インダクタ間の間隔を狭くできるインダクタアレイを提供する。

【構成】複数のインダクタ11、12、13を並設したインダクタアレイ10において、隣接する各インダクタ11、12、13の磁束の流れ方向を互いに直交するよう各インダクタ11、12、13を配置したので、各インダクタ11、12、13の磁束の流れ方向が一致せず、結合し難くなる。



## 【特許請求の範囲】

【請求項1】 複数のインダクタを並設したインダクタアレイにおいて、隣接する前記各インダクタの磁束の流れ方向を互いに直交するよう該各インダクタを配置したことを特徴とするインダクタアレイ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、ノイズ除去フィルタとして使用されるインダクタを複数並設したインダクタアレイに関するものである。

## 【0002】

【従来の技術】一般に、電子機器のデジタル信号は多くの高調波を有するため、この高調波が他の機器に接続するケーブルに流出し、ノイズとして不要輻射を起こす。そこで、このノイズを除去するためコネクタ付近の各信号ラインにインダクタを挿入している。他方、電子機器の小型化高機能化に伴い機器間の信号ライン数の増加するため、コネクタの狭ピッチ化が進められている。

【0003】従って、インダクタをコネクタに付近に挿入接続するときは、コネクタと同様に狭ピッチで配置する必要があり、これに対応するものとして、図5に示すものが提案されている。この図5に示すものは、各信号ラインに挿入されるそれぞれのインダクタ2を1個の磁性体に配列し、コンパクト化したインダクタアレイ1である。

【0004】このインダクタアレイ1は3個のインダクタ2を横方向に配列したもので、各インダクタ2は導体ペーストを印刷したフェライト製のグリーンシートを複数枚積層して構成される。この印刷された導体ペーストはスルーホールで上下に接続され、上下に周回する周回パターン2aが形成され、この周回パターン2aの両端は外部電極2bを通じてコネクタ或いは電子機器の信号ラインに接続している。

## 【0005】

【発明が解決しようとする課題】ところで、このインダクタアレイ1の各インダクタ2はそれぞれ導体パターンが上下に周回するように設けられているため、図6に示すように、各インダクタ2に形成される磁束 $\phi$ が何れも上下方向に流れている。

【0006】しかしながら、このようなインダクタアレイ1において、そのコンパクト化のため隣接する各インダクタ2間の間隔が狭くなっているときは、各インダクタ2に発生する磁束 $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ が隣接する他方のインダクタ2に結合（ $\phi 1$ と $\phi 2$ 、 $\phi 2$ と $\phi 3$ とが結合）し、クロストークを起こすという問題点を有していた。

【0007】本発明の目的は前記従来の課題に鑑み、隣接するインダクタ間のクロストークを抑制し、かつ、各インダクタ間の間隔を狭くできるインダクタアレイを提

供することにある。

## 【0008】

【課題を解決するための手段】本発明は前記課題を解決するため、複数のインダクタを並設したインダクタアレイにおいて、隣接する前記各インダクタの磁束の流れ方向を互いに直交するよう該各インダクタを配置したことを特徴とする。

## 【0009】

【作用】本発明によれば、隣接する各インダクタの磁束の流れ方向を互いに直交するよう各インダクタを配置しているため、隣接するインダクタの磁束の流れ方向が一致せず、結合し難くなる。

## 【0010】

【実施例】図1乃至図4は本発明に係るインダクタアレイの一実施例を示すもので、図1はインダクタアレイの構造を示す斜視図、図2はインダクタアレイの外観斜視図、図3はインダクタアレイの積層構造を示す斜視図、図4はインダクタアレイの磁束の流れを示す断面図である。

【0011】このインダクタアレイ10は、図1に示すように、横長形状に形成され、第1乃至第3のインダクタ11、12、13を左右方向に配列している。

【0012】第1のインダクタ11はその周回パターン11aを上下に延在されるよう形成され、第2のインダクタ12はその周回パターン12aが左右方向に延在されるよう形成され、更に、第3のインダクタ13はその周回パターン13aが前後方向に延在されるよう形成されており、各周回パターン11a、12a、13aの両端が外部電極14に接続している。

【0013】また、このインダクタアレイ10の積層構造は、図3に示すように、多数のフェライト製のグリーンシート10aを積層してなり、上下にはダミー層10bを配置し、このダミー層10b間には導体層10cを複数枚配置している。

【0014】ここで、この各導体層10bは図3に向かって左側には周回パターン11aが上下に周回するように、また、この第1のインダクタ11の右側には周回パターン12aが左右に周回するように、更にこの第2のインダクタ12の右側には周回パターン13aが前後に周回するように、それぞれ導体ペースト10d及びスルーホール10eを形成している。

【0015】このように構成されたダミー層10b及び導体層10cを順次積層圧着し、この積層された積層体に外部電極14を塗布し、その後焼成してインダクタアレイ10を製造する。

【0016】なお、インダクタアレイ10を同時に多数形成するため、各グリーンシート10aに多数組の導体ペースト10d及びスルーホール10eを形成し、これを積層圧着後に各インダクタアレイ10に分割して形成するようにしても良い。

3

【0017】本実施例に係るインダクタアレイ10によれば、図4に示すように、第1のインダクタ11では上下方向に磁束 $\phi 1$ が形成され、これに隣接する第2のインダクタ12では左右方向に磁束 $\phi 2$ が形成され、また、この第2のインダクタ12に隣接する第3のインダクタ13では前後方向に磁束 $\phi 3$ が形成され、隣接する各インダクタ11、12、13の磁束 $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ が互いに直交するように流れる。

【0018】これにより、隣接する磁束 $\phi 1$ と磁束 $\phi 2$ 、また、隣接する磁束 $\phi 2$ と磁束 $\phi 3$ が結合し難くなり、クロストークが起こり難くなるし、また、これにより、各インダクタ11、12、13を近接して配置できるため、インダクタアレイ10の小型化を図られる。

【0019】

【発明の効果】以上説明したように、本発明によれば、隣接するインダクタ間のクロストークを抑制できるし、

4

また、これに伴い各インダクタ間の間隔を狭くできるため、インダクタアレイの小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明に係るインダクタアレイの構造を示す斜視図

【図2】本発明に係るインダクタアレイの外観斜視図

【図3】本発明に係るインダクタアレイの積層構造を示す斜視図

【図4】本発明に係るインダクタアレイの磁束の流れを示す断面図

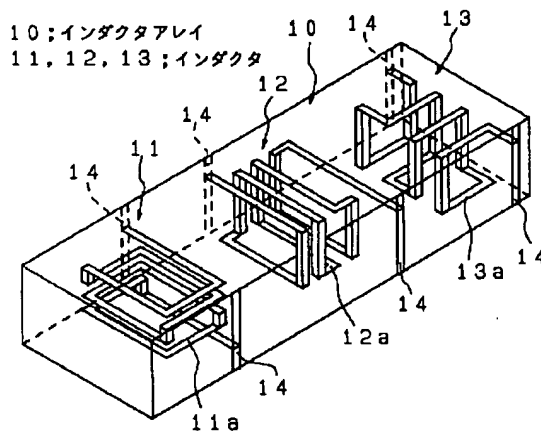
【図5】従来のインダクタアレイの構造を示す斜視図

【図6】従来のインダクタアレイの磁束の流れを示す断面図

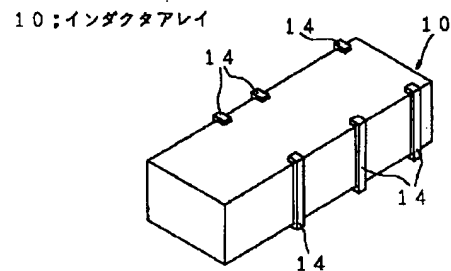
【符号の説明】

10…インダクタアレイ、11、12、13…インダクタ、 $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ …磁束。

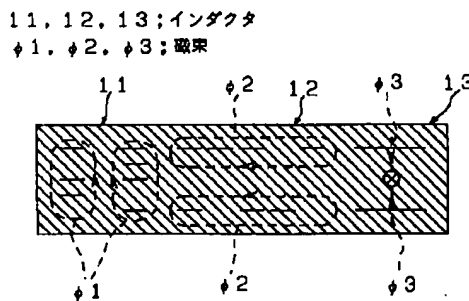
【図1】



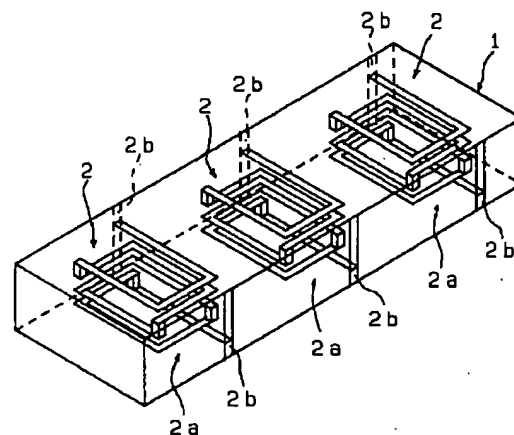
【図2】



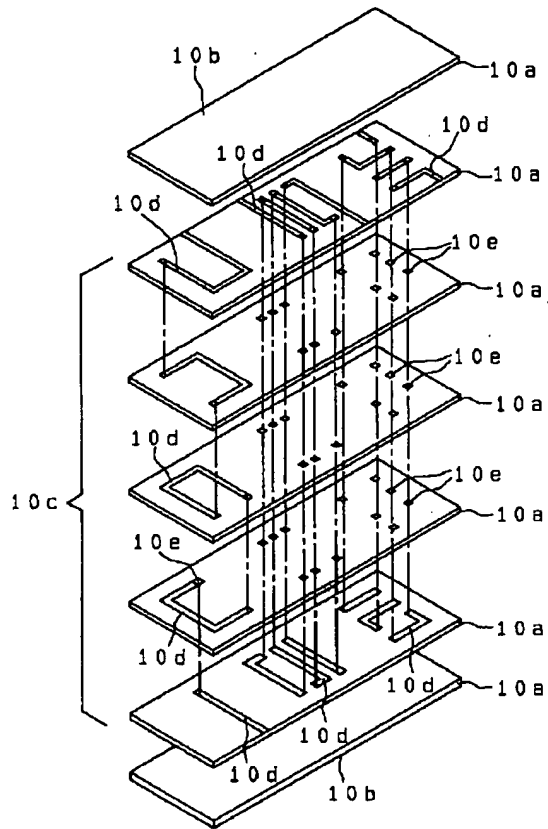
【図4】



【図5】



【図3】



【図6】

